

1/5/1 (Item 1 from file: 351)  
 DIALOG(R) File 351:Derwent WPI  
 (c) 2002 Thomson Derwent. All rts. reserv.

009537040 \*\*Image available\*\*  
 WPI Acc No: 1993-230580/ 199329  
 XRPX Acc No: N93-177323

Digital filter amplifying signal filtered by IIR filter - uses variable gain amplifier and adds output to input signal to reduce memory capacity of coefft. of digital filter NoAbstract

Patent Assignee: SANYO ELECTRIC CO (SAOL )  
 Number of Countries: 001 Number of Patents: 001  
 Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 5152897	A	19930618	JP 91317018	A	19911129	199329 B

Priority Applications (No Type Date): JP 91317018 A 19911129

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 5152897	A		5 H03H-017/02	

Abstract (Basic): JP 5152897 A

Dwg.1/9

Title Terms: DIGITAL; FILTER; AMPLIFY; SIGNAL; FILTER; FILTER; VARIABLE; GAIN; AMPLIFY; ADD; OUTPUT; INPUT; SIGNAL; REDUCE; MEMORY; CAPACITY; COEFFICIENT; DIGITAL; FILTER; NOABSTRACT

Index Terms/Additional Words: DIGITAL; FILTER; AMPLIFY; SI

Derwent Class: U22; U25

International Patent Class (Main): H03H-017/02

File Segment: EPI

1/5/2 (Item 1 from file: 347)  
 DIALOG(R) File 347:JAPIO  
 (c) 2002 JPO & JAPIO. All rts. reserv.

04161197 \*\*Image available\*\*  
 DIGITAL FILTER

★ PUB. NO.: 05-152897 [ JP 5152897 A ]  
 PUBLISHED: June 18, 1993 (19930618)  
 INVENTOR(s): FUKUDA MITSUYOSHI  
 APPLICANT(s): SANYO ELECTRIC CO LTD [000188] (A Japanese Company or Corporation), JP (Japan)  
 APPL. NO.: 03-317018 [JP 91317018]  
 FILED: November 29, 1991 (19911129)  
 INTL CLASS: [5] H03H-017/02  
 JAPIO CLASS: 44.1 (COMMUNICATION -- Transmission Circuits & Antennae)  
 JOURNAL: Section: E, Section No. 1441, Vol. 17, No. 542, Pg. 118, September 29, 1993 (19930929)

#### ABSTRACT

PURPOSE: To provide the digital filter whose coefficient storage capacity is reduced by providing an amplifier section amplifying a signal passing through the filter and whose gain is variable and an adder section adding a signal outputted from the amplifier section and an input signal to the filter.

CONSTITUTION: The filter consists of four delay sections 11-14 delaying a sampling period signal, 5 coefficient multiplier sections 15-19 multiplying coefficients A-E, an adder section 20, an amplifier section 21 whose gain is G, an adder section 22 and a control section 22. Then an output signal of the adder section 20 is amplified by the amplifier 21 whose gain depends on the coefficient G and fed to the adder section 22, in which the signal is added to an input signal. A prescribed amplification is applied to an output from the filter and the result is added to the input signal. Thus,

plural gain signals are obtained by having only to revise the gain of the amplifier section without revision of the coefficient of the filter in this way and the storage capacity for the coefficients for similar processing is reduced more than those of a conventional filter.

(11)特許出願公開番号

特開平5-152897

(43)公開日 平成5年(1993)6月18日

### 技術表示箇所

**L 7259-5 J**

審査請求 未請求 請求項の数1(全 5 頁)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目18番地

(72)発明者 福田 光芳

大阪府守口市京阪本通2丁目18番地 三洋  
電機株式会社内

(74)代理人 弁理士 吉田 研二 (外2名)

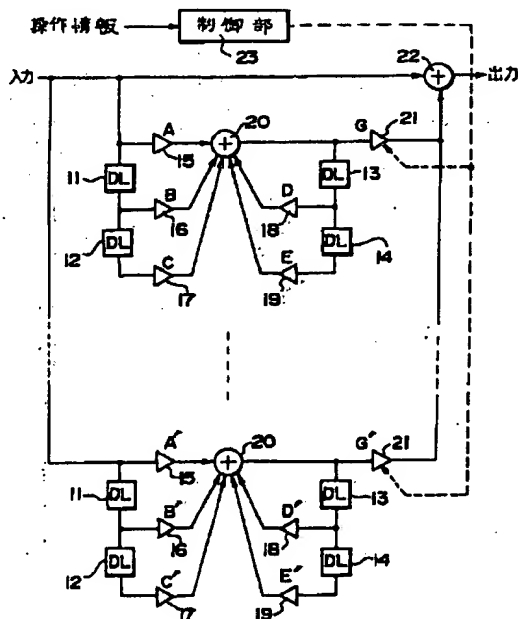
(54) 【発明の名称】 デジタルフィルタ

(57) 【要約】

【目的】 複数のゲインのフィルタリングを行うデジタルフィルタにおける係数の記憶量を減少する。

【構成】 通常の IIR フィルタによってフィルタリングした信号をゲイン可変の増幅部 21 で増幅した後、入力信号と加算する。IIR フィルタの係数を変更しなくても増幅部 21 のゲインを変更することで、出力信号におけるゲインを変更することができる。このため、係数の記憶量を減少することができる。

【圖 1】



1

## 【特許請求の範囲】

【請求項1】 複数の係数乗算部と、複数の遅延部と、少なくとも1つの加算部を含み、入力信号と、出力信号と、これらの遅延信号の演算処理により入力信号から所定の周波数帯域の信号を選択して通過させるフィルタと、このフィルタを通過した信号を増幅処理するゲインが可変である増幅部と、増幅部から出力される信号と、入力信号とを加算する加算部と、を有することを特徴とするデジタルフィルタ。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えばオーディオ機器等における周波数帯域毎の増幅率（ゲイン）を変更するために利用されるデジタルフィルタに関する。

【0002】

【従来の技術】 従来より、オーディオ機器において、グラフィックイコライザを備えたものが知られている。このグラフィックイコライザは、周波数帯域毎のレバーの操作に応じ、音声信号の増幅率を周波数帯域毎に変更するものであり、例えば高音域強調、低音域強調、中音域強調などの再生処理を聴取者の好みに応じ簡単に設定できる。そして、このような処理を行うためには、入力信号を各周波数帯域毎の信号に分け、周波数帯域毎のゲインコントロールを行わなければならない。

【0003】 一方、コンピュータ技術やデジタル録音技術の進歩等に伴い、オーディオ機器における信号処理もDSP（デジタル・シグナル・プロセッサ）などを用い、すべてデジタル処理で行われるようになってきている。そこで、上述のようなグラフィックイコライザの操作に対応する処理もデジタル処理によって行うことになる。

【0004】 そして、このような周波数帯域毎のゲインコントロールを行うために、図8に示すような2次のIIRフィルタ100が知られている。このIIRフィルタ100は、それぞれ1サンプリング周期（デジタル入力信号の送られてくる周期）分の時間信号を遅延させる4つの遅延部1～4と、係数a～eをそれぞれ乗算する5つの係数乗算部5～9と、1つの加算部10からなっている。そして、加算部10には、入力信号に係数aを乗算した信号、1回前の入力信号に係数bを乗算した信号、2回前の入力信号に係数cを乗算した信号、1回前の出力信号に係数dを乗算した信号および2回前の出力信号に係数eを乗算した信号が入力され、これらの信号を加算したものが出力信号となる。そして、係数a～eを所定の値とすることにより、図9に示すように、中心周波数fcで所定の周波数特性のフィルタリングが行われる。

【0005】

2

【発明が解決しようとする課題】 一方、通常のグラフィックイコライザにおいては、操作に応じて少なくとも5段階程度のゲインの変更を行う。そして、この入力されたゲインの程度に応じたフィルタリングを行うため、係数a～eについて5組の係数を予め記憶しておき、グラフィックイコライザの操作に対応した組の係数a～eを読み出し、これを係数乗算部5～9にセットして、処理を行っていた。

【0006】 しかし、このような従来のデジタルフィルタにおいては、記憶する係数の数が非常に多く、このための記憶容量が膨大なものになるという問題点があった。すなわち、1周波数について、5段階のゲインを得ると、これだけで $5 \times 5 = 25$ 個の係数が必要となる。そして、グラフィックイコライザが6種類の周波数帯域における再生強度調整するものであれば、それぞれの周波数帯域において5段階のゲインを得るために150個の係数が必要となり、このための記憶容量が非常に大きくなるという問題点があった。

【0007】 本発明は、上記問題点を解決することを課題としてなされたものであり、係数の記憶容量を減少することができるデジタルフィルタを提供することを目的とする。

【0008】

【課題を解決するための手段】 本発明に係るデジタルフィルタは、複数の係数乗算部と複数の遅延部と少なくとも1つの加算部を含み入力信号と出力信号とこれらの遅延信号の演算処理により入力信号から所定の周波数帯域の信号を選択して通過させるフィルタと、このフィルタを通過した信号を増幅処理するゲインが可変である増幅部と、増幅部から出力される信号と入力信号とを加算する加算部とを有することを特徴とする。

【0009】

【作用】 このように、本発明によれば、フィルタからの出力に所定の増幅を行った後、入力信号と加算する。このため、フィルタの係数を変更せず、増幅部におけるゲインを変更するだけで、複数のゲインの信号を得ることができる。従って、5段階のゲインを得るために、フィルタの係数5つと増幅部におけるゲイン5つの合計10個の係数で足りる。

【0010】

【実施例】 以下、本発明の一実施例に係るデジタルフィルタについて、図面に基づいて説明する。図1は、全体構成を示すブロック図であり、それぞれ1サンプリング周期分信号を遅延させる4つの遅延部11～14と、係数A～Eをそれぞれ乗算する5つの係数乗算部15～19と、加算部20と、ゲインGの増幅部21、加算部22と、制御部23からなっている。

【0011】 そして、加算部20には、入力信号に係数Aを乗算した信号、1回前の入力信号に係数Bを乗算した信号、2回前の入力信号に係数Cを乗算した信号、1

3

回前の加算部20の出力信号に係数Dを乗算した信号および2回前の加算部20の出力信号に係数Eを乗算した信号が入力され、これらの信号を加算したものが加算部20の出力信号となる。従って、この加算部20からの出力信号は、従来例で示したIIRフィルタ100からの出力と同様のものとなる。なお、このフィルタリング処理の特性は、係数A～Eの値による。

【0012】そして、加算部20の出力信号は、ゲインが係数Gによって決定される増幅部21により増幅されてから、加算部22に供給され、ここにおいて入力信号と加算される。

【0013】従って、本実施例においては、ハンドパスフィルタを構成する5つの係数乗算部15～19における係数A～Gを固定値とし、増幅部21における係数Gを変更することにより各種のゲインのフィルタリングを達成することができる。また、増幅部21における係数Gの設定は、グラフィックイコライザの操作情報に応じて動作する制御部23により行う。

【0014】なお、増幅部21までの各部は、グラフィックイコライザの操作可能な周波数帯域の数（例えば6つ）だけ用意し、各周波数帯域の信号を加算部22において加算する。そして、係数乗算部15～19における係数A～Eをそれぞれ異ならせることにより、それぞれ異なる中心周波数の信号を通過させることができ、それぞれの増幅部21におけるゲインGをグラフィックイコライザの対応するレバーの操作量に応じて設定することにより、各周波数帯域毎のゲイン（周波数特性）をそれぞれ所定のものにできる。

【0015】これによって、入力信号に対し、複数の周波数帯域のそれぞれについて、所望のゲインで増幅した信号を得ることができ、任意の周波数特性の出力信号を得ることができる。

【0016】また、上記実施例では、増幅する場合のみ説明したが、所定周波数の帯域の信号を減衰させたい場合もある。この場合には、上述の増幅部21におけるゲインを負とすればよい。また、遅延部11～14、係数乗算部15～19および加算部20からなるIIRフィルタにおける伝達関数が $Z^{-1}$ （正のゲインの場合の伝達関数をZとする）となるように各係数A～Eを設定してもよい。

【0017】さらに、本発明のデジタルフィルタは、各種のフィルタに適用できる。すなわち、図2には、高域通過フィルタに適用した例が示されており、図2(A)に示すように、高域通過フィルタHPF通過後に増幅部で所定の増幅を行い、加算部で入力信号と加算する。そして、この構成の増幅部のゲインgを変更することにより、同図(B)のような特性を得ることができる。

【0018】図3には、低域通過フィルタに適用した例

4

が示されており、図3(A)に示すように、低域通過フィルタLPF通過後に増幅部で所定の増幅を行い、加算部で入力信号と加算する。そして、この構成の増幅部のゲインgを変更することにより、同図(B)のような特性を得ることができる。

【0019】図4には、帯域通過フィルタに適用した例が示されており、図4(A)に示すように、帯域通過フィルタBPF通過後に増幅部で所定の増幅を行い、加算部で入力信号と加算する。そして、この構成の増幅部のゲインgを変更することにより、同図(B)のような特性を得ることができる。

【0020】さらに、図5には、ノイズリダクション用のフィルタの周波数特性が示されている。このように、ノイズリダクションの場合には、複雑な周波数特性が必要となる。しかし、このような周波数特性は、図6に示す図2(A)の構成を有するデジタルフィルタを2段カスケード接続すると共に、この後段に周知のハイカットフィルタHCFを接続する。そして、2段のデジタルフィルタの周波数特性を図7(A)、(B)に示すようなものとすると共に、ハイカットフィルタの周波数特性を図7(C)に示すような特性とすることにより、図5に示すような周波数特性のノイズリダクションを達成することができる。

【0021】

【発明の効果】以上説明したように、本発明に係るデジタルフィルタによれば、増幅部の係数の変更によりデジタルフィルタ全体のゲインを変更することができる。従って、同様の処理を行うための係数の記憶量を従来に比べ減少することができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るデジタルフィルタの構成を示すブロック図。

【図2】同実施例の応用例を示すブロック図および特性図。

【図3】同実施例の他の応用例を示すブロック図および特性図。

【図4】同実施例の他の応用例を示すブロック図および特性図。

【図5】ノイズリダクションの周波数特性図。

【図6】ノイズリダクションのためのブロック図。

【図7】ノイズリダクションの特性を得るためのフィルタ特性の説明図。

【図8】従来例の構成を示すブロック図。

【図9】ゲインコントロールの説明図。

【符号の説明】

11～14 遅延部

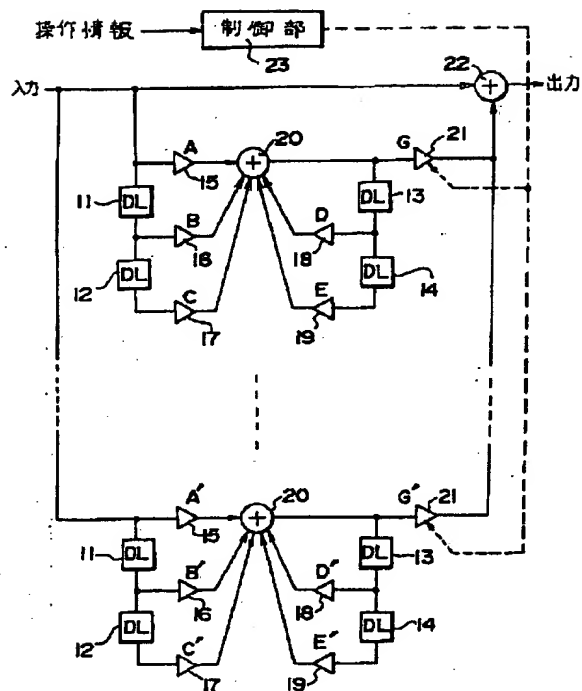
15～19 係数乗算部

20, 22 加算部

21 増幅部

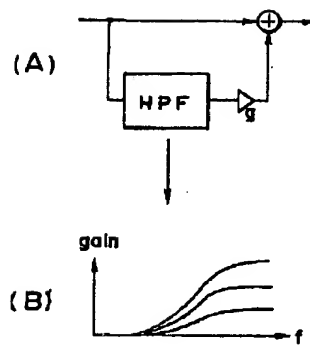
【図1】

【図1】



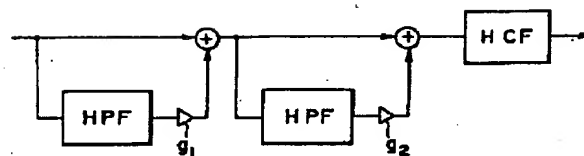
【図2】

【図2】



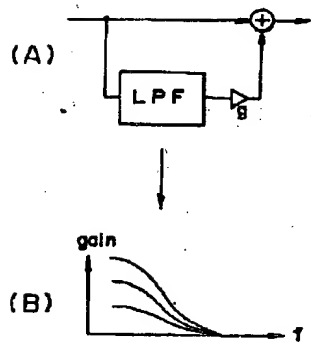
【図6】

【図6】



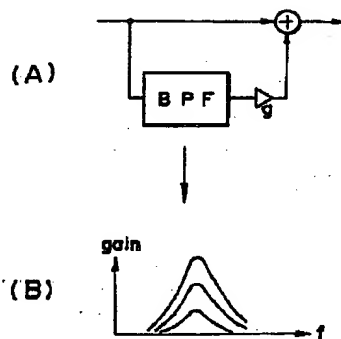
【図3】

【図3】



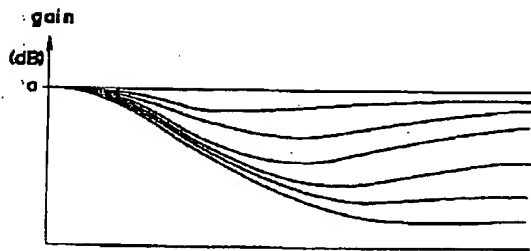
【図4】

【図4】



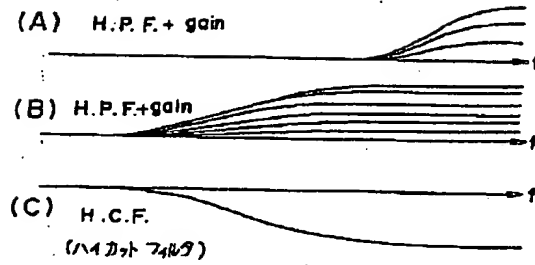
【図5】

【図5】



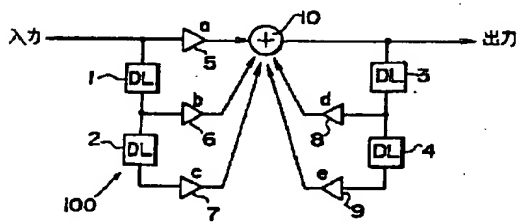
【図7】

【図7】



【図8】

【図8】



【図9】

【図9】

